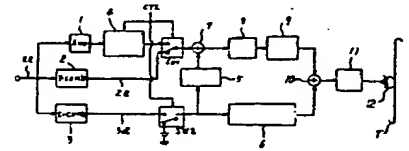


**(54) MAGNETIC RECORDING AND/OR REPRODUCING DEVICE FOR VIDEO SIGNAL**

(11) 5-199493 (A) (43) 6.8.1993 (19) JP  
 (21) Appl. No. 4-30145 (22) 21.1.1992  
 (71) VICTOR CO OF JAPAN LTD (72) YUTAKA ICHII  
 (51) Int. Cl.<sup>5</sup> H04N5/91, H04N7/00, H04N7/08, H04N9/80, H04N9/83

**PURPOSE:** To provide a magnetic recording and/or reproducing device for video signals which can obtain the wide images of high quality.

**CONSTITUTION:** An FM modulating circuit 9 is provided to apply the FM modulation to a luminance signal 2a separated and outputted from a 2nd comb filter 2 and an auxiliary signal dd, and a recording chroma signal system 6 which applies the low band conversion to a chroma signal 3a separated and outputted from a 1st comb filter 3. Then the output signals of the circuit 9 and the system 6 are recorded after the multiplication of frequency.



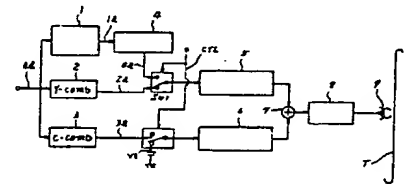
4: set amplifier reinforcing circuit, 5: burst gate circuit,  
 6: recording chroma signal system, 8: emphasizing circuit,  
 11: recording amplifier

**(54) MAGNETIC RECORDING DEVICE FOR VIDEO SIGNAL**

(11) 5-199494 (A) (43) 6.8.1993 (19) JP  
 (21) Appl. No. 4-30146 (22) 21.1.1992  
 (71) VICTOR CO OF JAPAN LTD (72) YUTAKA ICHII  
 (51) Int. Cl.<sup>5</sup> H04N5/91, H04N7/00, H04N7/08, H04N9/80, H04N9/83

**PURPOSE:** To prevent the deterioration of the auxiliary signal and to record the wide video signals of high quality by providing a demodulating circuit for the auxiliary signal related to a pattern signal and a recording luminance signal system which applies the FM modulation to the output signal of the demodulating circuit and the luminance signal.

**CONSTITUTION:** The EDTV signal aa is supplied to a demodulating circuit 1 as well as to a 1st comb filter 2 (Y-COMB) and a 2nd filter 3 (C-COMB) which separate and output the luminance signal 2a and the chroma signal 3a from the signal aa respectively via a transmission line which is not shown in a diagram. The signal 3a is supplied to one of both inputs of a 2nd switch circuit SW2 to which a prescribed potential V0 is supplied through the other input. The signal obtained by selectively outputting the signal 3a is supplied to a recording chroma signal system 6 in a period when a control signal is kept at a low level. A recording luminance signal system 5 supplies the signal obtained with application of the recording luminance signal processing like the FM modulation, etc., to one of both inputs of a 1st adder circuit 7. The system 6 supplies the signal obtained with application of the known recording chroma signal processing like the low band conversion, etc., to the other input of the circuit 7. Then both inputs undergo the frequency division multiplication through the circuit 7 and are supplied to a recording amplifier and then to a magnetic head 9 and then recorded on a magnetic tape T.



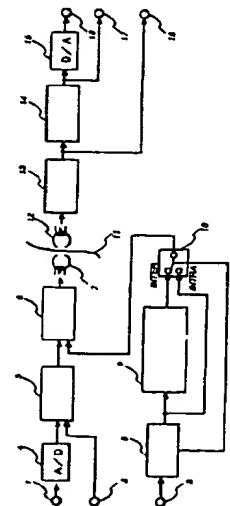
4: scramble circuit

**(54) DIGITAL VIDEO RECORDING DEVICE**

(11) 5-199495 (A) (43) 6.8.1993 (19) JP  
 (21) Appl. No. 4-10092 (22) 23.1.1992  
 (71) HITACHI LTD (72) YUKIO FUJII(3)  
 (51) Int. Cl.<sup>5</sup> H04N5/92, H04N7/133

**PURPOSE:** To reduce the transmission of errors in a shuttle reproduction state by decoding once a part or all of the input digital video signals that undergone the inter-motion compensating frame estimated compression coding and then coding those video signals.

**CONSTITUTION:** The analog video signals inputted through an input terminal 1 are converted into the digital signals by an A/D converter 4 and sent to an intra-frame compression coding circuit 5. Meanwhile the digital video signals inputted through an input terminal 2 are directly sent to the circuit 5. The image data compressed and coded by the circuit 5 are supplied to a VTR transmission coding circuit 6. In regard of the compressed image signal inputted through an input terminal 5 and including the inter-frame signal estimation signal, the header information added to the image data is read by a header detecting circuit 8. Then the intra-frame estimation signal is decoded and coded again by a code converter 9 for the image data after detection of a header. Then the image data are sent to the circuit 6 via a switch 10 and processed there. These processed data are recorded on a magnetic tape 11 via a magnetic head 7.



13: VTR transmission decoding circuit, 14: intra-frame/inter-frame decoding circuit

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-199495

(43)公開日 平成5年(1993)8月6日

(51)Int.Cl.<sup>5</sup>

H 0 4 N 5/92  
7/133

識別記号

庁内整理番号

H 8324-5C  
Z 4228-5C

F I

技術表示箇所

審査請求 未請求 請求項の数6(全 13 頁)

(21)出願番号 特願平4-10092

(22)出願日 平成4年(1992)1月23日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 藤井 由紀夫

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所映像メディア研究所内

(72)発明者 奥 万寿男

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所映像メディア研究所内

(72)発明者 高橋 将

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所映像メディア研究所内

(74)代理人 弁理士 武 顕次郎

最終頁に続く

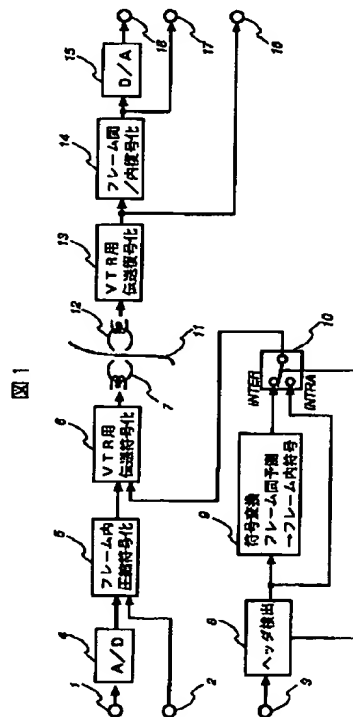
(54)【発明の名称】 デジタル録画装置

(57)【要約】

【目的】 フレーム間予測符号化されたデジタル画像信号を記録するデジタルVTRにおいて、シャトル再生時のエラー伝播を減少させること。

【構成】 フレーム間予測符号化された入力デジタル映像信号の一部または全部を一旦デコードし、フレーム内の画素ブロック単位で完結する符号によって再度符号化する手段をVTRの入力プロセスに設ける。

【効果】 フレーム内のデータブロック単位で復号可能な符号を用いたデータの割合を増加させることにより、前フレームのデータを参照する必要性が少なくなるので、シャトル再生時におけるエラーの連鎖的伝播が起きる確率が減少する。



## 【特許請求の範囲】

【請求項1】 デジタル画像データのフレームもしくはフィールド（以下、これらを単にフレームと記す）間の処理を含んでデジタル画像データの圧縮がなされた圧縮画像データの入力手段と、該圧縮画像データの前記フレーム間処理されたデータの一部もしくは全部をフレーム内処理の画像データに変換する手段とを備えたことを特徴とするデジタル録画装置。

【請求項2】 請求項1記載において、前記フレーム間の圧縮画像データをフレーム内処理のデータに変換する手段が、フレーム間の圧縮画像データを復号伸張する手段と、フレーム内処理により画像データを圧縮する手段とから構成されていることを特徴とするデジタル録画装置。

【請求項3】 請求項1または2記載において、データ圧縮処理のされていない（非圧縮）デジタルおよび／またはアナログ画像信号の入力手段を設け、少なくとも前記フレーム内処理による画像データ圧縮手段を用いて画像データを圧縮した後、記録を行うことを特徴とするデジタル録画装置。

【請求項4】 請求項1記載において、前記フレーム間処理による圧縮画像データをフレーム内処理の画像データに変換する手段にて、データの変換を行うか否か等を記録すべき画像データのデータ量により制御することを特徴とするデジタル録画装置。

【請求項5】 請求項1記載において、前記フレーム間処理による圧縮画像データをフレーム内処理の画像データに変換する手段にて、データの変換を行うか否か等を画像データの画面位置により制御することを特徴とするデジタル録画装置。

【請求項6】 請求項1または2記載において、前記フレーム内処理により画像データを圧縮する手段内に記録すべき画像データの発生量を制御する量子化手段を備え、フレーム間処理された圧縮画像データをフレーム内処理の画像データに変換する際、前記量子化手段の量子化パラメータを、記録すべき画像データの発生量と前記フレーム間処理の際に用いられた量子化パラメータとで決定するようにしたことを特徴とするデジタル録画装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、画像データ圧縮処理を施されたデジタル映像信号を磁気テープや光ディスク上に記録するデジタル録画装置に関する。

## 【0002】

【従来の技術】 テレビジョン信号等の映像信号をデジタル記録するデジタル録画装置として、磁気テープを使用したデジタルVTRを例にとれば、D1規格コンポーネントデジタルVTR（D1-VTR）やD2規格コンボジットVTR（D2-VTR）が挙げられ、こ

れらは放送の分野などで使われている。

【0003】 また、テレビジョン学会誌；Vol. 45, No. 7, pp. 813~819「VTR用符号化技術」（1991）に記載されているように、小型の家庭用デジタルVTRの実現を目的とし、帯域圧縮などによって記録データ量を削減する方法がある。中でも、動画の帯域圧縮方法では離散コサイン変換（DCT）を採用し、さらに動き補償フレーム間予測符号化を用いたものが、圧縮能率の高いものとして有効であることが知られている。

## 【0004】

【発明が解決しようとする課題】 一般にVTRへの画像記録を考える場合には、通常速度の再生以外にも、高速再生（以下シャトル再生と記す）時に再生内容を確認できるようにして、画像の頭出し等が行えるようにする必要がある。ところが、シャトル再生時にはヘリカル状に記録された映像トラックをヘッドが横断する形で信号を拾うため、時系列に規則正しい再生信号を得ることは不可能である。ゆえに、復号に前フレームの情報を必要とするフレーム間予測符号化をそのままVTRに適用すると、復号の基準となる画素ブロックが再生されない時には数フレームにわたってエラーが連鎖的に広がり、画像の復元が不可能になり、出力画像が破綻してしまう可能性がある。

【0005】 特に、フレーム間予測符号化された他の動画記録あるいは動画通信媒体からの映像を直接デジタルデータの形で記録するVTRを実現するためには、上記シャトル再生における破綻の可能性をなくさなければならないという課題が残されている。

## 【0006】

【課題を解決するための手段】 本発明では上記課題を解決するために、動き補償フレーム間予測符号化された入力デジタル映像信号をVTRの入力としたとき、一部または全部を一旦デコードし、フレーム内の画素ブロック単位で完結する符号によって再度符号化する手段をVTRの入力プロセスに設ける。

## 【0007】

【作用】 フレーム内のデータブロック単位で復号可能な符号を用いたデータの割合を増加させることにより、前フレームのデータを参照する必要性が少なくなるので、シャトル再生時に、長い間にわたって画像が復元できないということがなくなる。

## 【0008】

【実施例】 以下、本発明の実施例を図面を引用しながら説明する。ここで、以下の各実施例ではVTRを例にとって説明しているが、磁気テープを光ディスクに、磁気ヘッドを光ヘッドに置き換えて考えれば、本発明がVTRだけでなく、例えば光ディスク録画装置にも適用できることは言うまでもない。

【0009】 図1は第1の実施例を示すブロック図であ

る。入力端子1および2からそれぞれアナログ映像信号およびデジタル映像信号が入力され、入力端子1から入力されたアナログ映像信号は、A/D変換回路4にてデジタル信号に変換されてフレーム内圧縮符号化回路5に送出され、入力端子2から入力されたデジタル映像信号はそのままフレーム内圧縮符号化回路5に送出される。これらフレーム内圧縮符号化回路5に供給されるデジタル映像信号は非圧縮であるため、小型カセット等に数時間分の記録を行うには、画像信号の特徴を利用した圧縮を行う必要がある。フレーム内圧縮符号化回路5は同一フレームの画素データのみを用いて圧縮を行う符号化回路であり、後述する動き補償フレーム間予測符号化に比べて圧縮比、すなわちデータ削減効果は低いものの、シャトル再生時に異なるフレームのデータが断片的に得られてもそれぞれのデータブロックにおいて復号可能という特徴がある。このフレーム内圧縮符号化回路5で圧縮符号化された画像データはVTR用伝送符号化回路6へ供給される。

【0010】以上が非圧縮画像データの入力経路であるが、これに限ったものでなく、フレーム内圧縮符号化回路5に加え、フレーム間処理を併用して画像データの圧縮を行ってもよく、要はフレーム内処理された画像データの割合がシャトル再生を行うのに十分多ければよい。

【0011】他方、他のVTRの出力、あるいは放送などの媒体から圧縮を施されたデジタル画像データを出来るだけ信号処理を介さずに記録するという用途もVTRとして重要である。なぜならばデータの復号、再符号化は、演算時の打ち切り、丸め誤差や量子化ノイズによる画質劣化を伴うからである。

【0012】入力端子3は、上記したようなフレーム間予測を含む圧縮信号用の入力端子である。入力端子3から入力されたフレーム間予測を含む圧縮画像信号は、まずヘッダ検出回路8にて画像データに付属したヘッダ情報が読まれ、各画素ブロックが受けた圧縮の種類、画像の位置、動き補償用動きベクトル等の情報が解釈される。ヘッダ検出後、画像データは符号変換回路9にてフレーム間予測符号が復号され、フレーム内のみの圧縮符号を用いて再符号化される。スイッチ10は、この再符号化された画像データと上記符号変換回路9をバイパスした画像データとから、一方を選択して出力とするスイッチである。スイッチ10の選択の制御信号はヘッダ検出回路8から供給され、例えば入力データがフレーム間予測を用いて圧縮されている場合は同図スイッチの上側（INTER側）を、フレーム内のデータ圧縮の場合は下側（INTRA側）を選択するようにすれば、記録する全圧縮画像データに対するフレーム内圧縮の比率を増加させることができる。

【0013】スイッチ10の出力は、前記フレーム内圧縮符号化回路5の出力と同じくVTR用伝送符号化回路6へ送られてシャプリング、エラー訂正用検査ビット付

加等の処理を施された後、磁気ヘッド7を介して磁気テープ11に記録される。

【0014】再生時においては、磁気ヘッド12により再生されたデータは、VTR用伝送復号化回路13にてデシャフル、エラー訂正等の処理を施され、その一方がフレーム間またはフレーム内圧縮復号化回路（フレーム間／フレーム内圧縮復号化回路）14へ、他方がダビング出力端子18へ送られる。フレーム間／フレーム内圧縮復号化回路14に送出された画像データは、該圧縮復号化回路14にて伸長処理およびエラー修正処理を受け、一方がD/A変換回路15にてアナログ信号に変換された後、アナログ出力端子16から外部へ出力され、他方がデジタル出力端子17から非圧縮デジタル信号として出力される。

【0015】なお、上記ダビング出力端子18は圧縮された状態の画像データを外部に供給するための端子であり、復号と再符号化による画質劣化を伴わない圧縮画像データの複製に有効である。

【0016】上記記述したように、本実施例では非圧縮の入力信号をフレーム内圧縮符号化して記録するデジタルVTRにおいて、圧縮された入力信号に対してはフレーム間予測符号化されたデータの一部または全部をフレーム内圧縮符号に変換して記録を行うことにより、全記録データに対するフレーム内圧縮符号化されたデータの比率を高めることが出来るので、その結果VTRのシャトル再生などの特殊再生時に前フレームのデータを参照する必要性が少なくなり、エラーの連鎖的伝播が起きる確率が減少する。

【0017】ここで、図1において別ブロックとして記述されているフレーム内圧縮符号化回路5、符号変換回路9、フレーム間／フレーム内圧縮復号化回路14は、実際には内部回路を兼用させることが可能であり、回路規模の縮小を図ることができる。そこで次に、内部回路を兼用させる場合の接続を図2を用いて詳細に記述する。

【0018】図2において非圧縮の画像信号が入力端子1または2から入力されてこれを記録する場合、スイッチ20は図中の上側が選択され、フレーム内の圧縮符号化処理が行われる。まず離散コサイン変換（DCT）回路21にて画素ブロックが定義され、ブロック内で振幅情報が2次元周波数領域での係数情報に変換される。次に量子化回路22にて各係数データごとに異なるステップで量子化され、割り当てるビット数の削減を行うことでデータ圧縮される。さらにエントロピ符号化回路23においてビットパターンの発生確率を利用した無歪みの情報圧縮が行われた後、データは記録トラック毎の累積情報量を測定するバッファメモリ24へ送られる。累積情報量は量子化回路22へフィードバックされ、1トラックあたりのデータ量超過または極端な不足を回避すべく量子化ステップが決定される。以上、DCT回路21

からバッファメモリ24に至る経路が図1におけるフレーム内圧縮符号化回路5に相当している。

【0019】フレーム間予測を含む圧縮信号の記録に関しては、以下の経路にしたがって処理される。入力端子3からの圧縮信号はまずスイッチ25へ供給される。ここでスイッチ25は記録時には図中の下側（REC側）を選択し、その出力の一方はエントロピ復号化回路26にて量子化DCT係数データに変換される。さらに、逆量子化回路27および逆DCT（IDCT）回路28において符号化時と逆の演算を施すことでデータは伸長され、画像の振幅データが得られる。

【0020】またスイッチ25の出力はヘッダ検出回路8へも供給され、ヘッダ検出回路8でスイッチ10および32の選択制御信号を生成するとともに、後述する動きベクトル情報抽出回路31にヘッダ情報を出力する。

【0021】圧縮入力データがフレーム内圧縮の場合には、スイッチ32およびスイッチ10は下側（INTR A側）を選択し、IDCT回路28の出力すなわち独立した1ブロックの画像データがそのままフレーム間予測回路29に付属のフレームメモリ30へ格納される。

【0022】一方、IDCT回路28の出力は加算回路33にも供給されており、復号されたデータがフレーム間の圧縮を受けている場合にはスイッチ32は図中の上側（INTER側）を選択している。フレーム間圧縮の場合、符号化されているのは参照する前および／または後のフレームとの差分であるので、前記フレームメモリ30に蓄えられたデータ、さらに動き補償の処理がなされている場合には動きベクトル情報抽出回路31からの動きベクトルデータを加えて予測された画像データを用いなければ画像を復元することができない。加算回路33ではIDCT回路28からの差分データと動き補償も含めてフレーム間予測された画像データを加えることで画像を復元し、スイッチ32を介してフレーム間予測回路29にその出力を供給するとともに、フレームメモリ30には新たな基準データが蓄積される。

【0023】さらに、復元された画像データはスイッチ20の他方の入力にも供給されている。スイッチ20は圧縮データ入力の場合には図中の下側を選択し、復元された画像データをフレーム内圧縮符号化経路（DCT回路21からバッファメモリ24に至る経路）に供給する。

【0024】このようにしてフレーム間圧縮符号化されたデータをフレーム内圧縮符号に変換し、テープへ記録することが可能になっている。

【0025】さらに副次的効果として、スイッチ32の出力は出力端子16および17を介してモニタ可能であるため、圧縮デジタルデータの記録において伸長後の画面確認により、記録ミスを回避することができる。

【0026】次に、再生時においてはスイッチ25は図中の上側（PB側）を選択しており、スイッチ25の出

力以降の処理は前記圧縮入力データの処理と同様である。

【0027】以上、図2について記述したが、効果は図1と同様であり、圧縮された入力デジタル信号に対してフレーム間予測符号化されたデータの一部または全部をフレーム内圧縮符号に変換して記録を行うことにより、全記録データに対するフレーム内圧縮符号化されたデータの比率を高めることが出来るので、VTRのシャトル再生などの特殊再生時に前フレームのデータを参照する必要性が少なくなることから、エラーの連鎖的伝播が起きる確率が減少する。

【0028】次に本発明における第2の実施例に関する説明を図3および図4を用いて行う。なお、図3、4において前記図1、2と同一の機能を有する処理ブロックには共通の符号を付記し、その説明は重複を避けるため省略する。

【0029】図3は本実施例における信号処理ブロック図である。基本的な処理内容は図1と同様であるが、入力端子3からの圧縮入力信号を記録する経路に相違点がある。記録信号の圧縮形態について、フレーム間圧縮とフレーム内圧縮との比率を決定するのがスイッチ10であるが、この選択をヘッダ検出回路8からのヘッダ情報だけでなく、符号変換回路9から得られる情報発生量のデータを情報発生量監視回路35に入力し、両者を考慮して制御するところに特徴がある。

【0030】ここで情報発生量とは、入力画像の符号化によって発生するデータ量のことであつて、通常は量子化ステップを決定するために必要なデータである。入力データ量に対してVTRの記録容量に十分な余裕がある場合にはヘッダ情報、すなわち元の圧縮形態がフレーム間／フレーム内のどちらであつたかという情報のみでスイッチ10を切替え、記録データを全てフレーム内圧縮に変換すればよい。しかしながら、VTR側の記録容量に余裕がない場合には、データを圧縮比の高いフレーム間圧縮の形態のままで記録を行う必要が生じる。

【0031】このとき、情報発生量監視回路35は記録容量に対する余裕度を示す前記情報発生量を符号変換回路9から受けて、容量を超過しないようにスイッチ10を切替え、フレーム間圧縮符号化データの比率を最大限まで高める。この結果、シャトル再生時のエラー伝播発生確率を限られた記憶容量の中で最小にすることができる。

【0032】図4は図2と同様に、第2の実施例における実際の内部回路ブロック構成を示すための図である。情報発生量監視回路35はバッファメモリ24から情報発生量データを供給される。このデータは元来量子化回路22におけるDCT係数の量子化ステップを決定するためにフィードバックされているもので、バッファメモリ24への記録データの充填度から算出されている。主な信号処理は図2において述べたとおりであるのでこ

では省略する。効果は図3において説明したものと同様で、情報発生量監視回路35が記録容量に対する余裕度を示す前記情報発生量をバッファメモリ24から受けて、容量を超過しないようにスイッチ10を切替え、フレーム間圧縮符号化データの比率を最大限まで高める。この結果、シャトル再生時のエラー伝播発生確率を限られた記憶容量の中で最小にすることができるという利点がある。

【0033】また本実施例において、ディジタルVTRの記録容量が小さい場合には、前記スイッチ10をIN 10 T E R側に、スイッチ32をI N T R A側に倒して動作させるモードを併用して記録効率を高めるようにしてもよい。すなわち、フレーム内処理の画像データを復号した後、再度フレーム内処理で量子化回路22の量子化パラメータを粗くすることにより、再度画像データを圧縮する。なお、このとき実質的に有効ではないD C T回路21およびI D C T回路28をバイパスさせる経路を新たに設けるようにしてもよい。

【0034】次に、本発明における第3の実施例に関する説明を図5および図6を用いて行う。本実施例も第1 20 の実施例を基調とし、フレーム内符号／フレーム間符号を選択するスイッチ10の制御に工夫がなされている。ヘッダ検出回路8から出力されるヘッダ情報から圧縮の形態に加えて、記録するデータが画面上のどの位置にあるかという画面位置情報を画像位置ゲート回路36において処理し、特定の画面位置、例えば通常重要であると思われる画面中央部等にあるデータはフレーム内符号に変換する割合を多くし、シャトル再生時の画面再現性を高く確保するというようなゲートを設けてスイッチ10 30 の選択制御信号としている。これにより、V T R側の記憶容量に余裕がない場合においても使用者が興味の対象とする画面領域ではフレーム内圧縮に変換し、それ以外の領域ではフレーム間符号のまま残しておくことができるため、シャトル時のエラー伝播発生を特定の領域へと排除させられるという効果がある。

【0035】図6は図5の内部ブロック図である。画像位置ゲート回路36がヘッダ検出回路8からスイッチ10の制御端子に至る経路に挿入されており、これによって上記した図5における回路と同様の効果を奏する。主 40 な信号処理は図2において述べたとおりであるのでここでは省略する。

【0036】またV T Rの記録容量に対する画像データの記録効率について言えば、前記第2の実施例と第3の実施例とを組み合わせれば、さらに効果的であることは明らかである。

【0037】図7は第4の実施例を示す回路ブロック図である。本ブロック図は図2においてバッファメモリ24から量子化回路22に至る情報発生量のフィードバック経路に量子化選択回路40を挿入し、同回路にヘッダ 50 検出回路8からのヘッダ情報を供給するものである。

【0038】第1の実施例では入力端子3からの圧縮入力データに対してフレーム間／フレーム内符号変換を行う場合の量子化回路22における量子化ステップの決定は、バッファメモリ24からの情報発生量データのみにより行っているが、本実施例では入力信号のヘッダに含まれるフレーム間圧縮時の量子化ステップ情報を用いることで、冗長度および歪みの少ない符号化を実現させるようにしている。一例として量子化情報選択回路40を設け、両者から一方を選択する場合について説明すると、選択の基準は例えば次のようにすればよい。

【0039】1) バッファメモリから指定されるステップ>ヘッダの量子化ステップの場合記録容量に余裕がなく、データ量の情報発生量を量子化ステップ拡大により抑制する必要があるという意味であるから、バッファメモリ24からの量子化情報を優先する。

【0040】2) バッファメモリから指定されるステップ<ヘッダの量子化ステップの場合記録容量に余裕があり、量子化ステップを細かく設定してもよい場合であるが、データが入力される前の段階でフレーム間圧縮が行われた時の量子化ステップがそれより粗いため、ここで新たに細かな量子化を行ったとしても情報の精細度が上がる保証はなく、冗長度の増大を招く可能性が大きい。また演算中の丸め誤差により、歪みを発生させることにもなりかねない。したがって、この場合にはヘッダ検出回路8からの情報を選択し、記録容量の余裕は、データ発生量の多い別の部分に割り当てるようにする。

【0041】以上の結果、フレーム内圧縮符号化における冗長度および歪みを回避させられる。また、ヘッダ情報を用いない場合に比べてV T R記録容量の有効利用および画質の向上を図ることができる。

【0042】さらに図7に示すような量子化選択回路40の拡張として、両量子化ステップ情報に適当な演算を施し、精細な量子化ステップの制御を行うことにより、さらに上記の効果を増大させることもできる。

【0043】

【発明の効果】以上記述したように、本発明では、動き補償フレーム間予測圧縮符号化された入力ディジタル映像信号の一部または全部を一旦デコードし、フレーム内の画素ブロック単位で完結する符号によって再度符号化 40 する手段をV T Rの入力プロセスに設け、フレーム内のデータブロック単位で復号可能な符号を用いたデータの割合を増加させることにより、前フレームのデータを参照する必要性を減少させ、シャトル再生時におけるエラーの連鎖的伝播が起きる確率を減らすことができる。なお、圧縮された状態の画像データを外部に供給するためのディジタルダビング出力端子を設けると、復号と再符号化による画質劣化を伴わない圧縮画像データの複製に有効である。

【0044】さらに、第2の実施例以降については、上記した効果に加え下記の効果も奏する。

(第2の実施例) 記録容量に対する余裕度を示す情報発生量を用いて、容量を超過しないように符号変換スイッチを切替え、VTR側の記憶容量に余裕がない場合において、フレーム間圧縮符号化データの比率を最大限まで高めることにより、シャトル再生時のエラー伝播発生確率を限られた記憶容量の中で最小にすることができる。

【0045】(第3の実施例) 特定の画面位置にあるデータをフレーム内符号に必ず変換するようなゲートを設けて符号変換スイッチの選択制御信号とすることにより、VTR側の記憶容量に余裕がない場合において、シャトル時のエラー伝播発生を特定の領域へと排除させられる。

【0046】(第4の実施例) フレーム内符号化回路内の量子化回路における量子化ステップの決定に際し、バッファメモリからの情報発生量データと圧縮入力信号のヘッダに含まれるフレーム間圧縮時の量子化ステップ情報を用いることにより、VTR側の記憶容量に余裕がない場合において、冗長度および歪みの少ない符号化を実現させられる。

【図面の簡単な説明】

【図1】本発明の第1の実施例に係るデジタル録画装\*

\* 置の概略構成を示すブロック図である。

【図2】図1の構成の詳細を示すブロック図である。

【図3】本発明の第2の実施例に係るデジタル録画装置の概略構成を示すブロック図である。

【図4】図3の構成の詳細を示すブロック図である。

【図5】本発明の第3の実施例に係るデジタル録画装置の概略構成を示すブロック図である。

【図6】図5の構成の詳細を示すブロック図である。

【図7】本発明の第4の実施例に係るデジタル録画装置の構成を示すブロック図である。

【符号の説明】

5 フレーム内圧縮符号化回路

6 VTR用伝送符号化回路

7、12 磁気ヘッド

8 ヘッダ検出回路

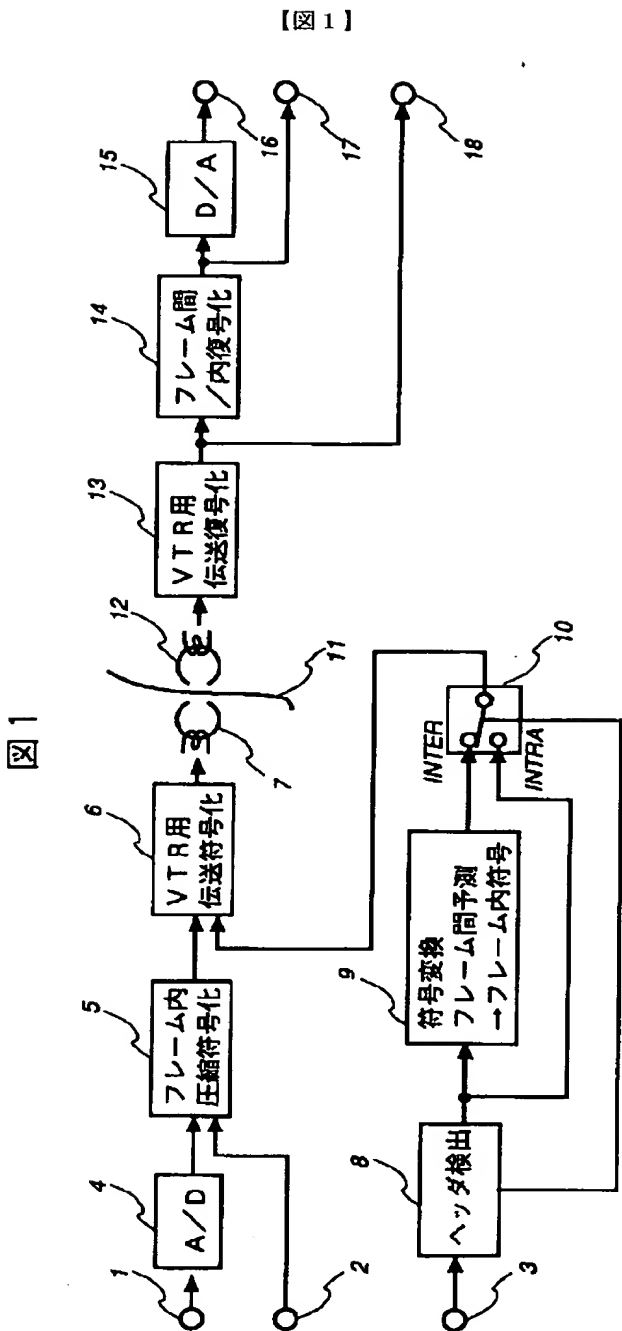
9 符号変換回路

10 スイッチ

11 磁気テープ

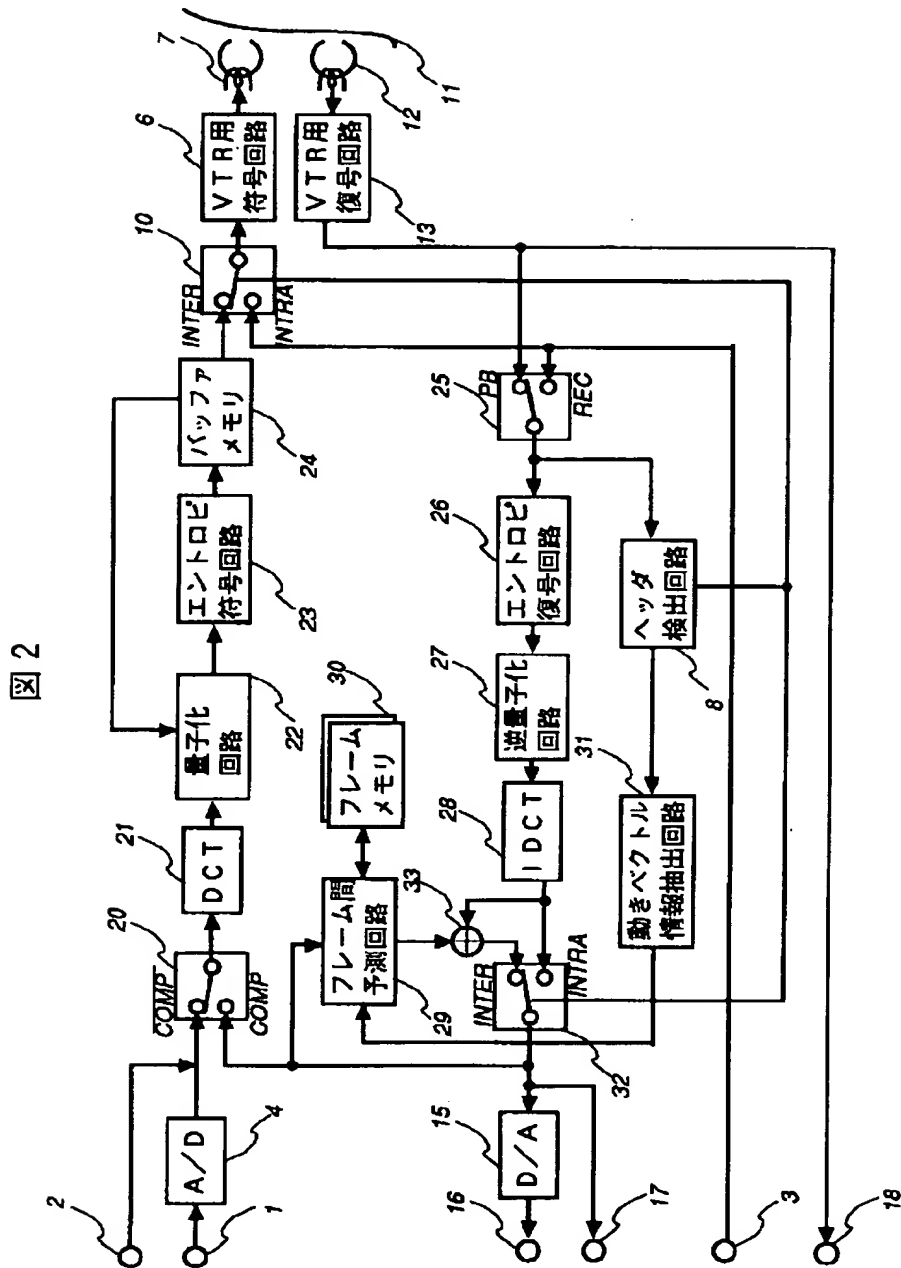
13 VTR用伝送復号化回路

14 フレーム間/フレーム内圧縮復号回路



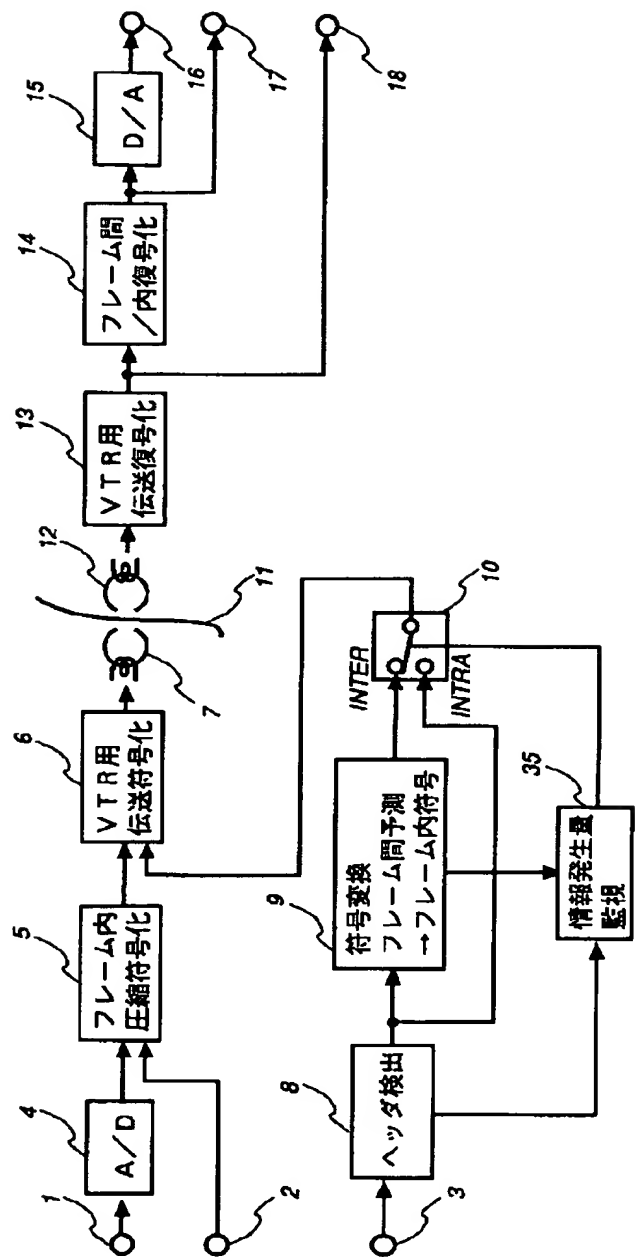


【図2】

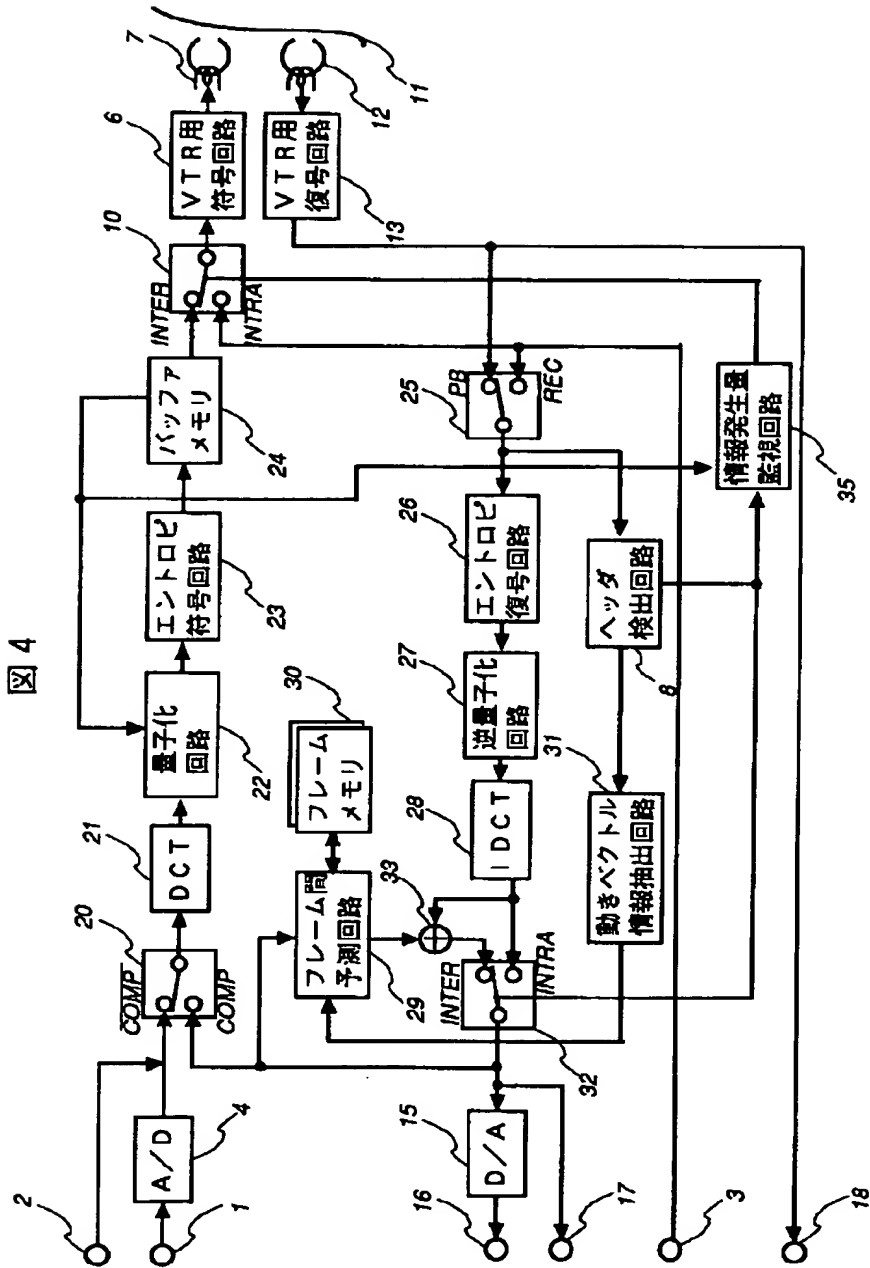


【図 3】

図 3



4  
X



【図5】

図5

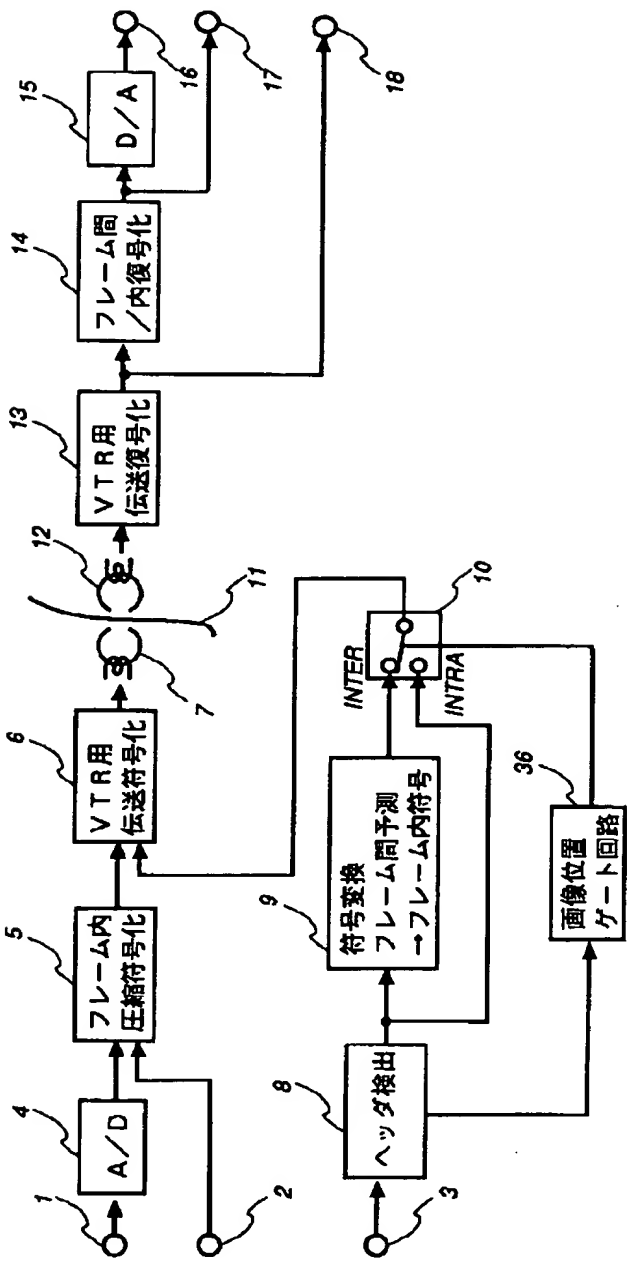




Figure 7 is a block diagram of a video recording system. The system includes an input terminal (2) connected to an A/D converter (4). The output of the A/D converter is fed into a DCT block (20). The output of the DCT block is then processed by a quantization/entropy encoding block (21). The output of this block is fed into a frame prediction circuit (29). The output of the frame prediction circuit is fed into a frame memory (30). The output of the frame memory is fed into a quantization/entropy encoding block (22). The output of this block is fed into an entropy encoding block (23). The output of the entropy encoding block is fed into a VTR recording circuit (6). The VTR recording circuit is connected to a VTR reproduction circuit (12). The output of the VTR reproduction circuit is fed into a dequantization/IDCT block (27). The output of this block is fed into an IDCT block (28). The output of the IDCT block is fed into a D/A converter (16). The output of the D/A converter is fed into an output terminal (17). A feedback loop (8) for motion vector information connects the output of the IDCT block back to the quantization/entropy encoding block (21). The system also includes a frame prediction circuit (29), a frame memory (30), and various control lines (INTER, INTRA).

(72)発明者 市毛 健志  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所映像メディア研究所内